

Informatique d'Instrumentation

exercices sur la logique séquentielle

● **Exercice 1:** Le circuit¹ de la figure 1 possède deux entrées e et H et une sortie Q . Il utilise une bascule D activée sur un front montant du signal d'horloge H .

1. Quelle est l'expression de D en fonction de e et Q ? Que devient cette expression si $e = 0$? Que devient cette expression si $e = 1$?
2. En déduire le comportement de ce circuit en fonction de e . À quel type de circuit séquentiel classique cela correspond-il ?
3. Compléter le chronogramme de la figure 2, en traçant l'évolution des variables logiques D et Q en fonction du temps. On considérera qu'à l'instant initial, Q est au niveau logique bas et que le retard de propagation correspond à une distance d'environ 1 mm.

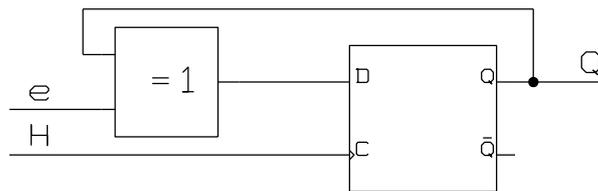


Figure 1: Circuit étudié dans l'exercice 1.

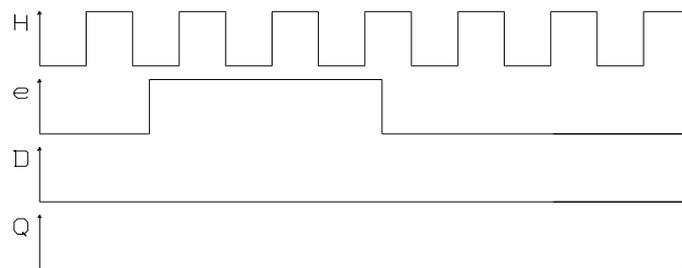


Figure 2: Chronogramme étudié dans l'exercice 1.

● **Exercice 2:** Le circuit² de la figure 3 est souvent utilisé dans les systèmes de mesure. Il permet de réduire l'effet des bruits et des oscillations transitoires qui se produisent au moment d'un changement de niveau de la sortie d'un capteur en tout ou rien. On notera T la période du signal d'horloge.

1. Ce circuit est-il combinatoire ou séquentiel ? Est-il synchrone ou asynchrone ? Justifiez votre réponse.

2. Quelles sont les expressions (en fonction des variables A , B et C) des signaux d'entrée J et K de la bascule JK ? Dans quel cas obtient-on $J = 1$? Dans quel cas obtient-on $K = 1$? Compléter alors la figure 4 correspondant au tableau de comportement de la bascule JK en fonction de A , B et C .
3. Comment sont connectés les bascules D sur le circuit de la figure 3 ? Supposons que A , B et C soient initialement au niveau logique bas, et qu'à un instant t où se produit un front montant sur le signal d'horloge, un niveau logique 1 est présent sur l'entrée e . Que va-t-il se passer sur le signal A ? Que va-t-il se passer sur le signal B après l'instant $t + T$? Que va-t-il se passer sur le signal C après l'instant $t + 2T$?
4. Compléter le chronogramme de la figure 5, en traçant l'évolution des variables logiques A , B , C , J , K et s en fonction du temps. On considérera que le retard de propagation correspond à une distance d'environ 1 mm et qu'à l'instant initial, les sorties Q de toutes les bascules sont au niveau logique bas.

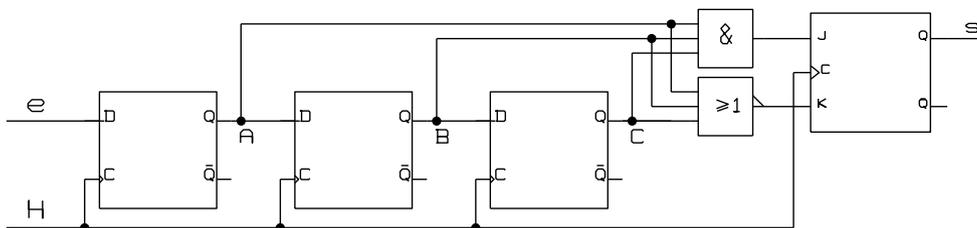


Figure 3: Circuit étudié dans l'exercice 2.

| A | B | C | J | K | Q |
|-----|-----|-----|-----|-----|-----|
| 0 | 0 | 0 | | | |
| 0 | 0 | 1 | | | |
| 0 | 1 | 0 | | | |
| 0 | 1 | 1 | | | |
| 1 | 0 | 0 | | | |
| 1 | 0 | 1 | | | |
| 1 | 1 | 0 | | | |
| 1 | 1 | 1 | | | |

Figure 4: Tableau de comportement utilisé dans l'exercice 2.

● **Exercice 3:** Le circuit³ de la figure 6 utilise quatre bascules D dont les entrées d'activation sont toutes reliées au même signal H , qui est un signal logique périodique de période T et de rapport cyclique égal à 50 %. On notera D_0, D_1, D_2, D_3 les entrées D des bascules et Q_0, Q_1, Q_2, Q_3 leurs sorties. On rappelle que l'entrée D de ces bascules est recopiée sur leur sortie Q peu de temps après l'instant du front montant du signal d'horloge.

1. Quelle est l'expression de D_0 en fonction de Q_0, Q_1, Q_2 et Q_3 ?
2. En complétant la figure 7, faire un chronogramme représentant l'évolution de H, Q_0, Q_1, Q_2, Q_3 et D_0 sur au moins 10 périodes du signal H . On considérera qu'à l'instant initial, les sorties des quatre bascules sont au niveau logique bas et que les quatre bascules D ont le même retard de propagation. Le retard de propagation du circuit logique qui calcule D_0 à partir de Q_0, Q_1, Q_2 et Q_3 sera pris deux fois plus petit que le retard de propagation des bascules D . Quelle est la valeur initiale de D_0 ?

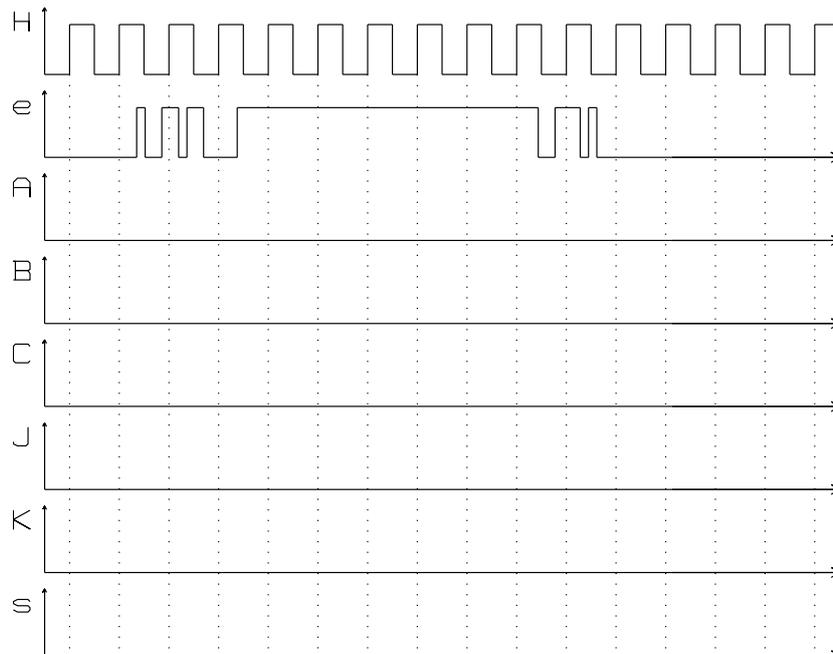


Figure 5: Chronogramme étudié dans l'exercice 2.

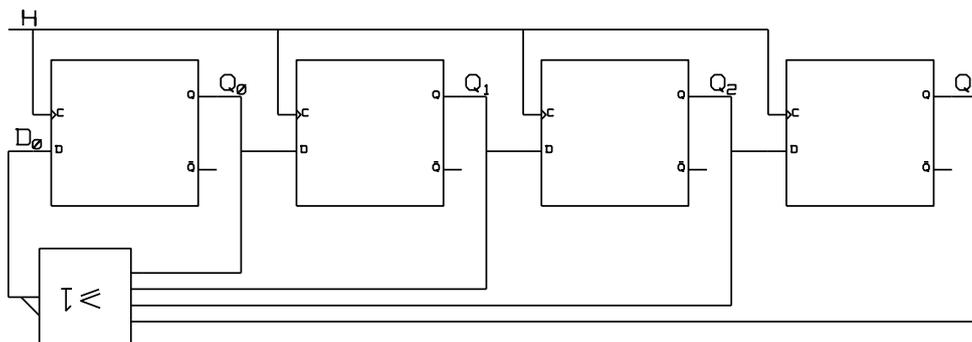


Figure 6: circuit étudié dans l'exercice 3.

3. Quelle est la période des signaux Q_0 , Q_1 , Q_2 , Q_3 et D_0 ? Comment faire pour obtenir des signaux périodiques de période $7T$ à l'aide d'un circuit construit sur le même principe ?

● **Exercice 4:** Le circuit de la figure 8 utilise quatre bascules D dont les entrées d'horloge sont toutes reliées au même signal d'horloge H , qui est une variable logique périodique de période T et de rapport cyclique égal à 50 %.

1. Ce circuit est-il combinatoire ou séquentiel ? Est-il synchrone ou asynchrone ? Justifiez votre réponse.
2. On notera D_0 l'entrée D de la bascule la plus à gauche ($D_0 = \overline{Q_0}$), D_1 et D_2 les entrées D des bascules suivantes et D_3 l'entrée D de la bascule la plus à droite. Quelles sont les expressions (en fonction des variables Q_0 , Q_1 , Q_2 et Q_3) des variables logiques D_1 , D_2 et D_3 ? Faire un tableau de vérité de D_3 , D_2 , D_1 et D_0 en fonction de Q_3 , Q_2 , Q_1 et Q_0 .
3. Tracer le chronogramme des sorties Q_0 , Q_1 , Q_2 et Q_3 en fonction du temps, en complétant la figure 9. L'abscisse sera choisie de manière à pouvoir représenter au moins 16 fronts montants du signal d'horloge et on considérera qu'à l'instant initial, $Q_0 = Q_1 = Q_2 = Q_3 = 0$. On

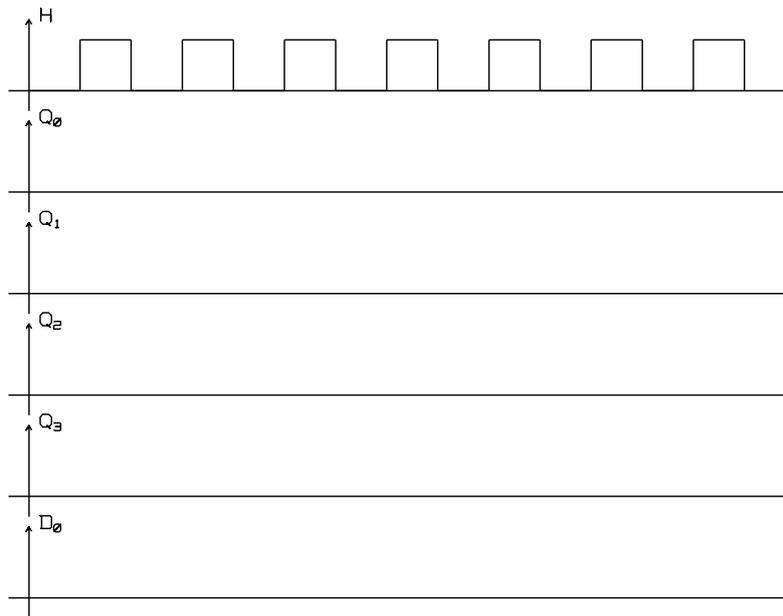


Figure 7: chronogramme utilisé dans l'exercice 3.

représentera symboliquement le retard de propagation des bascules D par un décalage de 1 mm. Quelles sont les valeurs successives de $Q = (Q_3 Q_2 Q_1 Q_0)_2$?

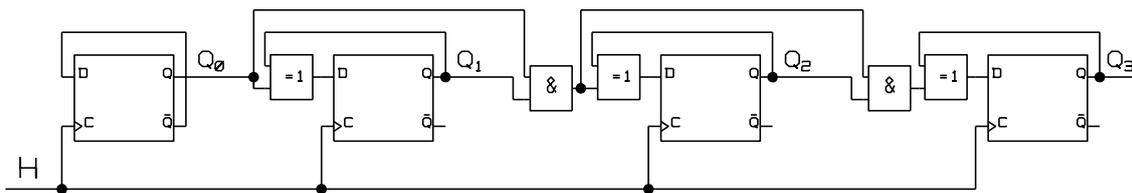


Figure 8: Circuit étudié dans l'exercice 4.

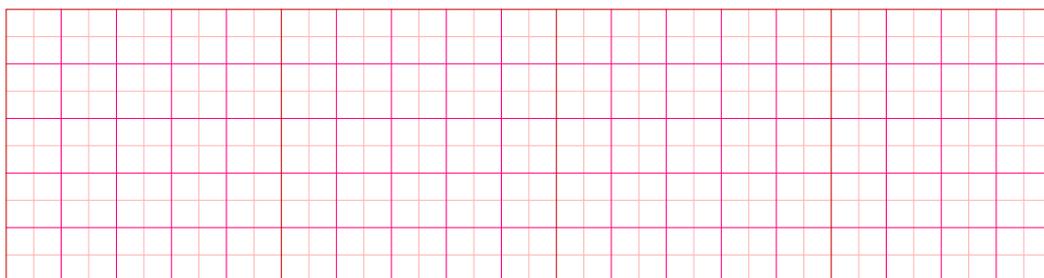


Figure 9: Papier millimétré permettant de tracer le chronogramme des variables logiques H , Q_0 , Q_1 , Q_2 et Q_3 étudiées dans l'exercice 4.

● **Exercice 5:** Pour pouvoir tester un appareil de mesure, on souhaiterait réaliser un circuit⁴ qui fournit trois signaux logiques ayant des rapports cycliques de 25, 50 et 75 %. On propose pour cela d'utiliser un circuit synchrone produisant trois signaux logiques périodiques Q_2 , Q_1 et Q_0 , obtenus à l'aide de bascules qui répètent indéfiniment un cycle de 4 valeurs présenté figure 10.

1. Ces signaux ont-ils les rapports cycliques désirés ?

- Déterminer les niveaux logiques qui doivent se trouver aux entrées D de trois bascules D pour obtenir les transitions désirées, et compléter le tableau de la figure 10.
- Donner une expression logique simple des signaux d'entrée de ces bascules en fonction de Q_2 , Q_1 et Q_0 , faire un schéma du circuit et étudier enfin sa stabilité.

| Q_2 | Q_1 | Q_0 | D_2 | D_1 | D_0 |
|-------|-------|-------|-------|-------|-------|
| 0 | 0 | 0 | | | |
| 0 | 0 | 1 | | | |
| 0 | 1 | 1 | | | |
| 1 | 1 | 1 | | | |

Figure 10: tableau utilisé dans l'exercice 5.

● **Exercice 6:** Pour réaliser un dé électronique, on utilise un compteur qui compte très rapidement de 1 à 6 de manière périodique. Ce compteur démarre dès que le joueur appuie sur un bouton poussoir. Le circuit compte alors tellement rapidement que le joueur est incapable de relâcher le bouton exactement au moment où le compteur est sur un nombre que pourrait souhaiter le joueur. On obtient ainsi un résultat qui semble être le fruit du hasard.

Pour afficher un dé, il faut 7 diodes électroluminescentes disposées selon la figure 11. Ces diodes permettent de former les six configurations de la figure 12. On peut remarquer que les diodes d_2 et d_7 sont toujours allumées ensemble, ainsi que les diodes d_4 , d_5 et d_3 , d_6 .

Pour réaliser un dé électronique, on utilisera donc 4 bascules D synchrones, numérotées de 0 à 3. On notera avec un indice 3 l'entrée D et la sortie Q de la bascule la plus à gauche et avec un indice 0 l'entrée D et la sortie Q de la bascule la plus à droite. Un niveau logique haut sur Q_0 allumera la diode d_1 , un niveau logique haut sur Q_1 allumera les diodes d_2 et d_7 , un niveau logique haut sur Q_2 allumera les diodes d_4 et d_5 et un niveau logique haut sur Q_3 allumera les diodes d_3 et d_6 .

- Compléter les quatre premières colonnes du tableau de la figure 13 pour que les sorties des bascules permettent d'obtenir successivement les différentes configurations de la figure 12.
- En déduire les niveaux logiques qui doivent se trouver sur l'entrée D de chaque bascule pour obtenir les transitions désirées.
- Donner enfin une expression logique simple de ces entrées en fonction de Q_0 , Q_1 , Q_2 , Q_3 .

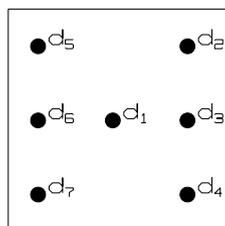


Figure 11: disposition des diodes étudiée dans l'exercice 6.

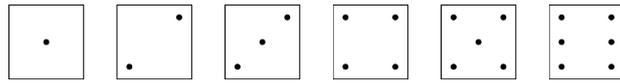


Figure 12: configurations étudiées dans l'exercice 6.

| Q_3 | Q_2 | Q_1 | Q_0 | D_3 | D_2 | D_1 | D_0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| | | | | | | | |
| | | | | | | | |
| | | | | | | | |
| | | | | | | | |
| | | | | | | | |
| | | | | | | | |

Figure 13: tableau utilisé dans l'exercice 6.

Notes

¹Source : revue *Elektor*, No 138 (décembre 1989), p 24.

²Ce circuit est parfois appelé *circuit anti-rebond*. Source : documentation technique du circuit *Agilent* HCTL 2022, "*Quadrature Decoder/Counter Interface IC*".

³Voir B. Erickson, "Circuit divides frequency by $N + 1$ ", *Electronic Design News Magazine*, p 104, 11 juillet 2002.

⁴Voir M. Stofka, "Rectangular waveform generator produces 25 and 75% duty cycles, *EDN*, March 2010, pp. 74–76.