Logique combinatoire

I) Introduction

En électronique analogique, on réalise des fonctions en connectant entre eux des composants (dipôles R, L, C, transistors, diodes, AOP...).

- Ces composants entraînent des relations entre tensions et courants qui peuvent prendre des valeurs dans $\mathbb{R}$ tout entier et qui peuvent être assez complexes.
- Ces composants vieillissent et sont sensibles à la température et à l'humidité
- Les circuits réalisés sont sensibles au bruit de mesure

Dès 1930, les gens ont commencé à réaliser des circuits d'un autre type qui n'utilisent qu'une seule grandeur, la tension, et qui est bivalente (elle ne prend que 2 valeurs : 0 ou la tension d'alimentation). Ces 2 valeurs sont notées de différentes manières dans les documents : 0 et 1, V et F, T et F, H et B, H et L ... On parle de niveaux logiques.

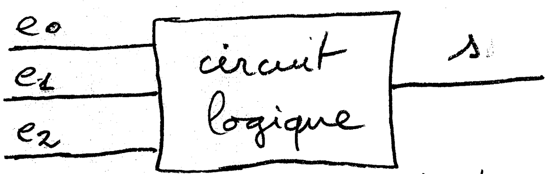
Cette électronique rejoint alors une branche commune des mathématiques et de la philosophie, qui s'appelle la logique.

Les circuits d'électronique numérique ainsi réalisés sont constitués de composants élémentaires reliés par des fils conducteurs qui ne véhiculent que des tensions bivalentes. Les entrées et les sorties constituent des variables logiques (tensions qui ne peuvent valoir que 0 ou la tension d'alimentation). Chaque composant élémentaire est très simple, mais le regroupement dans un circuit d'un nombre important de composants élémentaires permet de réaliser des fonctions complexes (calculs arithmétiques, processeurs...)

II) Types de circuits numériques

Il existe deux types de circuits numériques

– les circuits de logique combinatoire pour lesquels les variables logiques de sortie dépendent uniquement des niveaux logiques présents au même instant sur les entrées.



De tels circuits ont un comportement réflexe : ce qu'il y a sur les entrées détermine les sorties

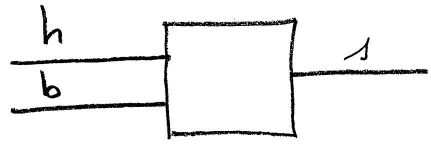
Ces circuits réalisent des fonctions logiques $s = f(e_0, e_1, e_2)$.
Un circuit de logique combinatoire est parfaitement décrit par un tableau de vérité qui précise la valeur des sorties pour toutes les valeurs possibles des entrées.

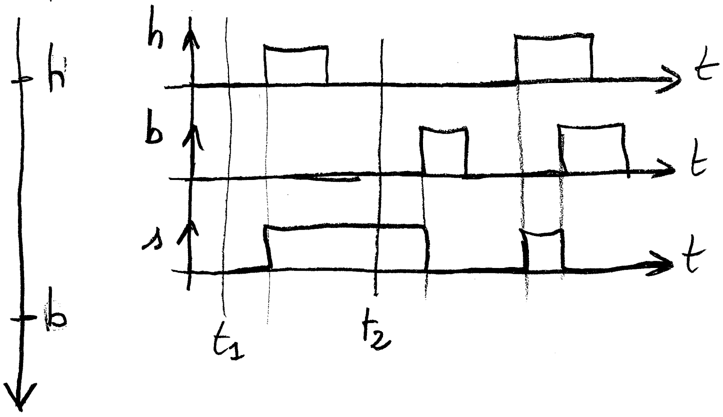
e_2	e_1	e_0	s
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

La description de ce circuit par le tableau de vérité ci-contre est équivalente à sa description comportementale, qui énonce que la sortie vaut 1 si deux entrées sont au niveau logique 1

3 entrées $\Rightarrow 2^3 = 8$ lignes $\Rightarrow 2^8 = 256$ circuits possibles
n entrées $\Rightarrow 2^n$ lignes $\Rightarrow 2^{2^n}$ circuits possibles

– les circuits de logique séquentielle, pour lesquels les variables logiques de sortie ne dépendent pas seulement des niveaux logiques présents sur les entrées. Ils dépendent aussi des valeurs actuelles et passées des sorties



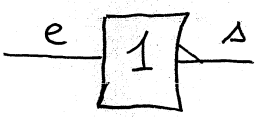


s est à 1 dans l'intervalle de temps entre 2 passages de 0 à 1 de h et b.

III) Opérateurs élémentaires de logique combinatoire

Les circuits combinatoires sont réalisés à l'aide de composants élémentaires :

négation

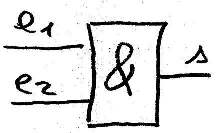


e	s
0	1
1	0

$s = \overline{e}$

$\overline{\overline{x}} = x$

et logique



e_2	e_1	s
0	0	0
0	1	0
1	0	0
1	1	1

$s = e_1 \cdot e_2$

$x \cdot y = y \cdot x$ commutativité

$(x \cdot y) \cdot z = x \cdot (y \cdot z)$ associativité

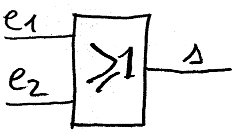
$1 \cdot x = x$ élément neutre

$0 \cdot x = 0$ élément absorbant

$x \cdot x = x$ idempotence

e_1 et e_2 valent 1 $\Longleftrightarrow$ $s = 1$

ou logique



e_2	e_1	s
0	0	0
0	1	1
1	0	1
1	1	1

$s = e_1 + e_2$

$x + y = y + x$ commutativité

$(x+y)+z = x+(y+z)$ associativité

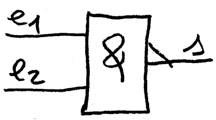
$0 + x = x$ élément neutre

$1 + x = 1$ élément absorbant

$x + x = x$ idempotence

e_1 ou e_2 vaut 1 $\Longleftrightarrow$ $s = 1$

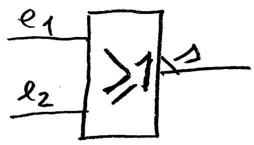
non et



e_2	e_1	s
0	0	1
0	1	1
1	0	1
1	1	0

$s = \overline{e_1 \cdot e_2}$

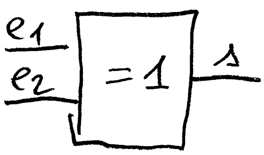
non ou



e_2	e_1	s
0	0	1
0	1	0
1	0	0
1	1	0

$s = \overline{e_1 + e_2}$

ou exclusif



e_2	e_1	s
0	0	0
0	1	1
1	0	1
1	1	0

$s = e_1 \oplus e_2$

$x \oplus y = y \oplus x$

$(a \oplus b) \oplus c = a \oplus (b \oplus c)$

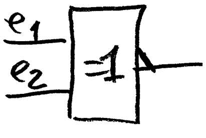
$0 \oplus x = x$

$1 \oplus x = \overline{x}$

$x \oplus x = 0$

$x \oplus \overline{x} = 1$

non ou exclusif



e_2	e_1	s
0	0	1
0	1	0
1	0	0
1	1	1

$s = \overline{e_1 \oplus e_2}$

IV Relations entre opérateurs

distributivités : $x.(y+z) = x.y + x.z$

$$x + (y.z) = (x+y).(x+z)$$

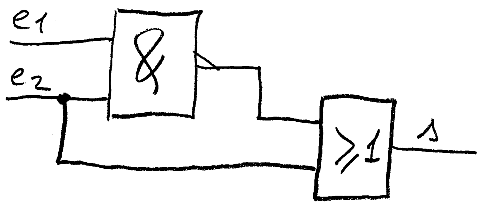
x	y	z	$y+z$	$x.(y+z)$	$x.y$	$x.z$	$x.y+x.z$	$y.z$	$x+(y.z)$	$x+y$	$x+z$	$(x+y).(x+z)$

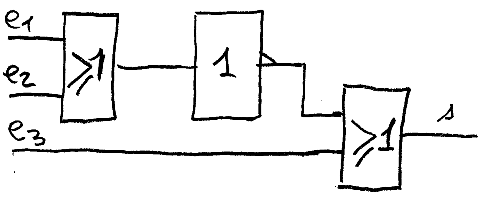
Théorèmes de de Morgan : $\overline{x+y} = \overline{x}.\overline{y}$

$$\overline{x.y} = \overline{x} + \overline{y}$$

x	y	$\overline{x}$	$\overline{y}$	$x+y$	$\overline{x+y}$	$\overline{x}.\overline{y}$	$x.y$	$\overline{x.y}$	$\overline{x}+\overline{y}$

V Exemples de circuit





A l'aide des propriétés des opérations logiques, simplifier l'expression $s = a.\overline{b}.(\overline{c} + c.d) + a.(b + \overline{b}\,c\,\overline{d})$

VI Synthèse de fonctions logiques

La principale difficulté de la logique combinatoire, c'est de concevoir un circuit qui réalise une table de vérité ou une description comportementale donnée avec le moins de composants possible.

a) Somme canonique ($\Sigma\Pi$)

- On décrit la fonction par les cas où elle vaut 1
- Chaque cas est décrit par un et logique entre toutes les variables, écrites telles quelles si elles valent 1, avec une négation si elles valent 0
- Les cas sont associés par un ou logique.

b) Produit canonique ($\Pi\Sigma$)

- On décrit la fonction par les cas où elle vaut 0
- Chaque cas est décrit par un ou logique entre toutes les variables, écrites telles quelles si elles valent 0, avec une négation si elles valent 1
- Les cas sont associés par un et logique.

e_2	e_1	e_0	s		
0	0	0	0		$\to e_2+e_1+e_0$
0	0	1	0		$\to e_2+e_1+\overline{e_0}$
0	1	0	1	$\to \overline{e_2}\cdot e_1\cdot\overline{e_0}$	
0	1	1	0		$\to e_2+\overline{e_1}+\overline{e_0}$
1	0	0	1	$\to e_2\cdot\overline{e_1}\cdot\overline{e_0}$	
1	0	1	1	$\to e_2\cdot\overline{e_1}\cdot e_0$	
1	1	0	1	$\to e_2\cdot e_1\cdot\overline{e_0}$	
1	1	1	0		$\to \overline{e_2}+\overline{e_1}+\overline{e_0}$

$$s=\overline{e_2}\cdot e_1\cdot\overline{e_0}+e_2\cdot\overline{e_1}\cdot\overline{e_0}+e_2\cdot\overline{e_1}\cdot e_0+e_2\cdot e_1\cdot\overline{e_0}$$

$$s=(e_2+e_1+e_0)\cdot(e_2+e_1+\overline{e_0})\cdot(e_2+\overline{e_1}+\overline{e_0})\cdot(\overline{e_2}+\overline{e_1}+\overline{e_0})$$

- Quelles sont les formes canoniques de la fonction $s=f(e_2,e_1,e_0)$ égale à 1 si $(e_2e_1e_0)_2$ est un multiple de 2 ou 3 ?

c) Méthode des tableaux de Karnaugh

Les formes canoniques convertissent un tableau de vérité en expression algébrique, donc en réalisation matérielle, mais cette expression n'est pas forcément la plus simple, donc le circuit résultant n'est pas le moins cher.

La méthode des tableaux de Karnaugh permet d'obtenir une expression logique concise lorsque le nombre de variables est inférieur à 6. Elle procède de la manière suivante :

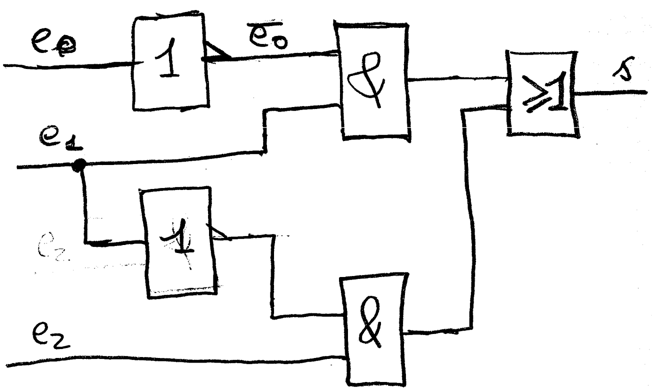
1) Répartir les variables d'entrée en 2 groupes de même effectif, à une unité près.
2) Faire un tableau de Karnaugh en écrivant les cas possibles des groupes en ligne et en colonne dans l'ordre du code Gray
3) Compléter le tableau en indiquant la valeur de la fonction dans chaque case. Les valeurs indéfinies sont notées X. Les zéros sont souvent non écrits.
4) En commençant par les plus isolés, regrouper les 1 par blocs de 2^m cas, soit voisins, soit symétriques par rapport aux axes médians. Faire ces regroupements jusqu'à ce que tous les 1 soient considérés.
5) Les valeurs indéfinies sont choisies de manière à obtenir la réalisation la plus simple.
6) Lorsque la fonction comporte plus de 1 que de 0, appliquer la méthode sur la négation de la fonction.
7) Le même 1 peut être utilisé dans plusieurs groupes

exemples

e_2 \ e_1e_0	00	01	11	10
0				1
1	1	1		1

$e_2\overline{e_1}$ $e_1\overline{e_0}$

$$s = e_2\overline{e_1} + e_1.\overline{e_0}$$



e_3e_2 \ e_1e_0	00	01	11	10
00	1	1		1
01		1		
11		1		
10	1	1		1

$\overline{e_2}.\overline{e_0}$ $\overline{e_1}\,e_0$

$$s = \overline{e_2}\cdot\overline{e_0} + \overline{e_1}\,e_0$$

e_3e_2 \ e_1e_0	00	01	11	10
00			1	
01	1		1	1
11	1		1	1
10			1	

$e_2\overline{e_0}$ $e_1.e_0$

$$\overline{s} = e_1\cdot e_0 + e_2\cdot\overline{e_0}$$

$$s = \overline{e_1\cdot e_0 + e_2\cdot\overline{e_0}} = \overline{e_1\cdot e_0}\cdot\overline{e_2\cdot\overline{e_0}}$$

$$= (\overline{e_1}+\overline{e_0})\cdot(\overline{e_2}+e_0)$$

Quelques éléments sur les technologies de réalisation

Les fonctions logiques élémentaires peuvent être obtenues à l'aide de composants électroniques à faible intégration (quelques dizaines de transistors seulement). Ces circuits intégrés sont principalement caractérisés par :

a) La tension d'alimentation

Ces circuits électroniques sont des composants actifs : ils ont besoin d'être alimentés par une tension d'alimentation asymétrique $(0, +V_{cc})$. Il existe différentes valeurs de V_{cc} :

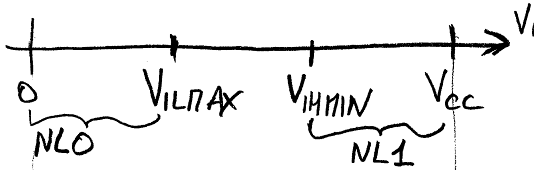
5V, 3,3V, 2,5V, 1,8V, 1,5V, 1,2V, 0,8V

Plus la tension est basse, plus la consommation électrique diminue mais plus la sensibilité au bruit augmente et plus le circuit est lent.

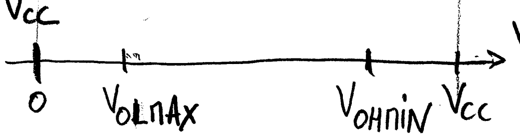
b) les niveaux logiques

En théorie, un niveau logique 0 correspond à une tension nulle
un niveau logique 1 correspond à une tension $+V_{cc}$

En pratique, la tension appliquée sur une entrée est considérée comme un niveau 0 si elle est comprise entre 0 et V_{ILMAX}
comme un niveau 1 si elle est comprise entre V_{IHMIN} et $+V_{cc}$



En sortie, un niveau 0 sera transmis par une tension comprise entre 0 et V_{OLMAX}, un niveau 1 par une tension comprise entre V_{OHMIN} et $+V_{cc}$



Pour relier une sortie à une entrée d'un autre circuit, il faut

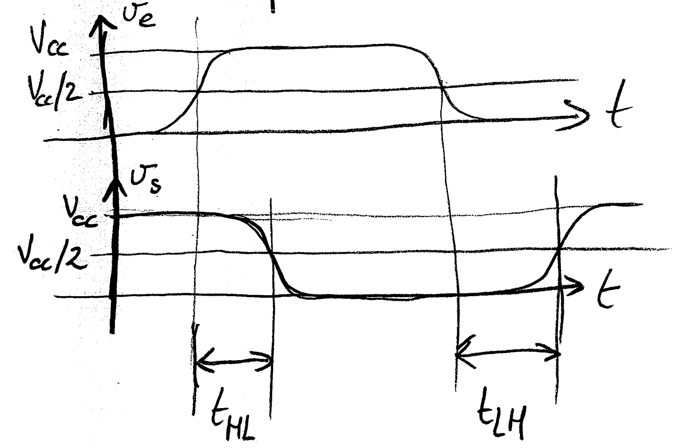
$$\boxed{V_{OLMAX} < V_{ILMAX} \text{ et } V_{OHMIN} > V_{IHMIN}}$$

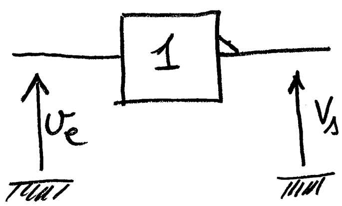
règle d'interconnection

$V_{nL} = V_{ILMAX} - V_{OLMAX}$ et $V_{nH} = V_{OHMIN} - V_{IHMIN}$ indiquent l'immunité au bruit (noise) des composants

c) Le retard de propagation

C'est le temps que met la modification d'une entrée à se répercuter en une modification des sorties





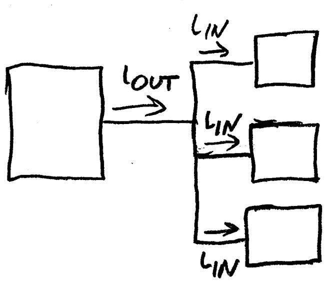
$$\tau = \frac{t_{HL} + t_{LH}}{2}$$

d) Le temps d'établissement (settling time)

C'est le temps durant lequel une tension doit être maintenue pour que cette tension soit vue comme un niveau logique donné.

e) La sortance (fan out)

C'est le nombre maximal d'entrées que l'on peut connecter à une sortie.



$$S = \frac{I_{out}}{I_{IN}}$$