combinatoire

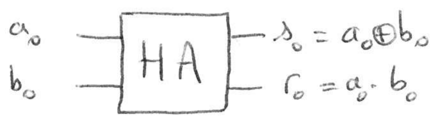
● ***Exercice 10:*** Calculer à la main l'addition de deux nombres binaires à 6 bits,

$$
\begin{array}{ccccccc}
 & r_4 & r_3 & r_2 & r_1 & r_0 & \\
 & a_5 & a_4 & a_3 & a_2 & a_1 & a_0 \\
 & b_5 & b_4 & b_3 & b_2 & b_1 & b_0 \\
\hline
r_5 & s_5 & s_4 & s_3 & s_2 & s_1 & s_0
\end{array}
$$

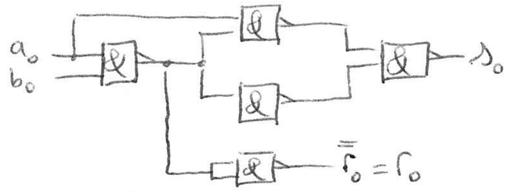
nécessite de calculer successivement les chiffres binaires s_0, r_0, s_1, $r_1 \ldots s_5$, r_5. Mais ces quantités peuvent aussi être déterminées par des circuits de l'électronique numérique, avec lesquels il est donc possible d'effectuer des additions.

1. *À partir des deux bits de poids faible, a_0 et b_0, on peut déterminer la somme s_0 et la retenue r_0. Compléter le tableau de vérité de la figure 10. En déduire les expressions logiques de r_0 et s_0, et faire le schéma du circuit (appelé demi-additionneur) qui à partir de a_0 et b_0, détermine r_0 et s_0. Combien faut-il de portes NON ET à deux entrées pour réaliser ce circuit ?*
2. *À partir des trois bits a_1, b_1 et r_0, on détermine ensuite s_1 et r_1. Compléter le tableau de vérité de la figure 11. Écrire la somme canonique de s_1, et en déduire une expression simplifiée. À l'aide d'un tableau de Karnaugh, trouver une expression simplifiée de r_1. En comparant ensuite r_1 à $a_1 \cdot b_1$ et $a_1 \oplus b_1$, montrer que r_1 et s_1 peuvent être obtenus à l'aide de deux circuits demi-additionneurs et d'une fonction OU.*
3. *En déduire le circuit d'un additionneur 6 bits, et examiner le circuit de l'annexe technique.*

1) $\begin{cases} r_0 = a_0 \cdot b_0 \\ s_0 = a_0 \oplus b_0 \end{cases}$



a_0	b_0	r_0	s_0
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0



Half Adder

Figure 10: Tableau de vérité d'un circuit demi-additionneur.

2)

r_0	a_1	b_1	r_1	s_1	$a_1 \cdot b_1$	$a_1 \oplus b_1$
0	0	0	0	0	0	0
0	0	1	0	1	0	1
0	1	0	0	1	0	1
0	1	1	1	0	1	0
1	0	0	0	1	0	0
1	0	1	1	0	0	1
1	1	0	1	0	0	1
1	1	1	1	1	1	0

Figure 11: Tableau de vérité d'un circuit additionneur complet.

2) addition 1 bit avec retenue

Exo 10 fin

$$\begin{array}{r} 0 \\ +\,0 \\ \hline 0 \end{array} \qquad \begin{array}{r} {}^{0}0 \\ +\,1 \\ \hline 1 \end{array} \qquad \begin{array}{r} {}^{1}0 \\ 1 \\ \hline 10 \end{array} \qquad \begin{array}{r} {}^{0}1 \\ 1 \\ \hline 10 \end{array} \qquad \begin{array}{r} {}^{1}1 \\ 1 \\ \hline 11 \end{array}$$

$= r_1$

r_0	a_1	b_1	r_1	s_1	$a_1 \cdot b_1$	$a_1 \oplus b_1$	$r_0 \cdot a_1 \oplus b_1$	$(a_1 \cdot b_1) + r_0 \cdot (a_1 \oplus b_1)$
0	0	0	0	0	0	0	0	0
0	0	1	0	1	0	1	0	0
0	1	0	0	1	0	1	0	0
0	1	1	1	0	1	0	0	1
1	0	0	0	1	0	0	0	0
1	0	1	1	0	0	1	1	1
1	1	0	1	0	0	1	1	1
1	1	1	1	1	1	0	0	1

identique

Etude de la retenue r_1 par table de Karnaugh

r_1: r_0 \ $a_1 b_1$	00	01	11	10
0	0	0	1	0
1	0	1	1	1

1 : $r_0 \cdot a_1 \cdot (b_1 + \bar{b}_1) = r_0 \cdot a_1$

2 : $r_0 \cdot b_1 \cdot (a_1 + \bar{a}_1) = r_0 \cdot b_1$

3 : $(r_0 + \bar{r}_0) \cdot a_1 \cdot b_1 = a_1 \cdot b_1$

donc $r_1 = a_1 \cdot b_1 + r_0 \cdot a_1 + r_0 \cdot b_1$

{ Remarquer : la formule doit être symétrique en a_1, b_1 et r_0 qui jouent le même rôle ds l'addition 1 bit

la comparaison des colonnes de la table de vérité "montre" que

$r_1 = r_0 \cdot (a_1 \oplus b_1) + a_1 \cdot b_1$ pas évident à "deviner" !

mais :

$r_1 = a_1 \cdot b_1 + r_0 \cdot (a_1 + b_1) = a_1 \cdot b_1 + r_0 \cdot (a_1 \cdot 1 + b_1 \cdot 1)$

$a_1 + \bar{a}_1 = 1$ et $b_1 + \bar{b}_1 = 1$

donc $r_1 = a_1 \cdot b_1 + r_0 \cdot \left[a_1 \cdot (b_1 + \bar{b}_1) + b_1 \cdot (a_1 + \bar{a}_1) \right]$

$r_1 = a_1 \cdot b_1 + r_0 \cdot \left[a_1 \cdot b_1 + a_1 \cdot \bar{b}_1 + b_1 \cdot a_1 + b_1 \cdot \bar{a}_1 \right]$

$$r_1 = a_1 \cdot b_1 + r_0 \cdot \left[\overbrace{\underbrace{(a_1 \cdot b_1 + a_1 \cdot b_1)}_{x+x=x}}^{a_1 \cdot b_1} + \overbrace{(a_1 \cdot \bar{b}_1 + \bar{a}_1 \cdot b_1)}^{a_1 \oplus b_1} \right]$$

$$r_1 = \underbrace{(a_1 \cdot b_1) + r_0 \cdot (a_1 \cdot b_1)}_{x + y \cdot x = x} + r_0 \cdot (a_1 \oplus b_1)$$

$$r_1 = a_1 \cdot b_1 + r_0 \cdot (a_1 \oplus b_1)$$

le même résultat
la méthode n'est pas plus évidente (?)

Etude de la somme s_1

r_0 \ $a_1 b_1$	00	01	11	10
0	0	1	0	1
1	1	0	1	0

choix pas évident !

1 ds table vérité

$001 \rightarrow \bar{r}_0 \cdot \bar{a}_1 \cdot b_1$

$010 \rightarrow \bar{r}_0 \cdot a_1 \cdot \bar{b}_1$

$\rightarrow \bar{r}_0 \cdot (a_1 \cdot \bar{b}_1 + \bar{a}_1 \cdot b_1) = \bar{r}_0 \cdot (a_1 \oplus b_1)$

$100 \rightarrow r_0 \cdot \bar{a}_1 \cdot \bar{b}_1$

$111 \rightarrow r_0 \cdot a_1 \cdot b_1$

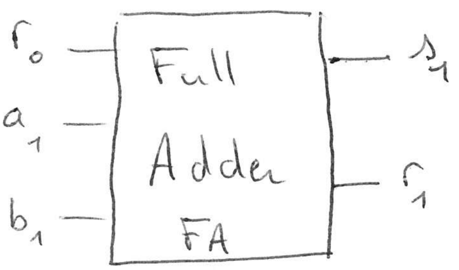
$\rightarrow r_0 \cdot (a_1 \cdot b_1 + \bar{a}_1 \cdot \bar{b}_1) = r_0 \cdot \overline{(a_1 \oplus b_1)}$

donc $s_1 = \bar{r}_0 \cdot (a_1 \oplus b_1) + r_0 \cdot \overline{a_1 \oplus b_1} = \bar{r}_0 \cdot z + r_0 \cdot \bar{z}$

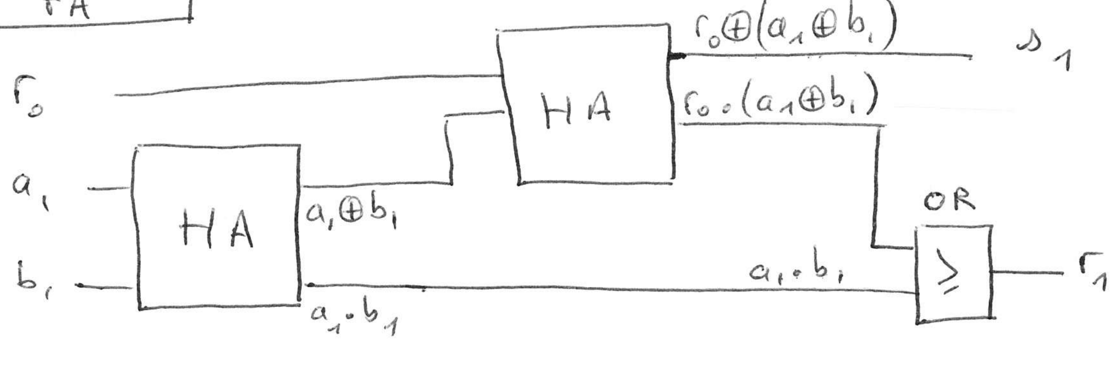
$s_1 = r_0 \oplus z$

$s_1 = r_0 \oplus (a_1 \oplus b_1)$

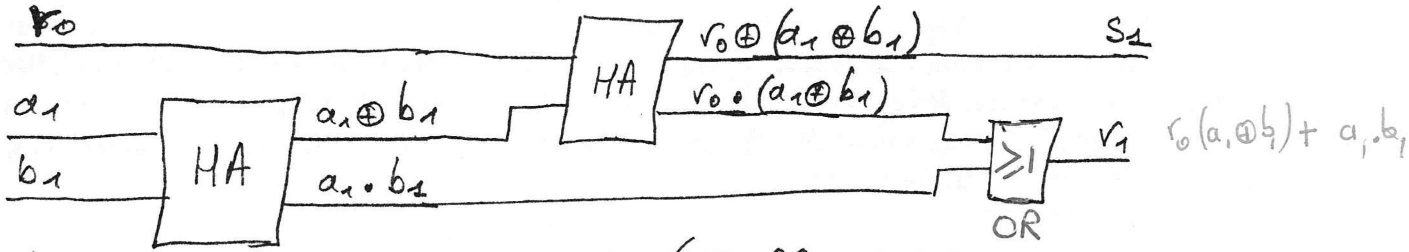
! cette formulation fait appel à $a_1 \oplus b_1$ ds r_1 et s_1 ! pratique car:



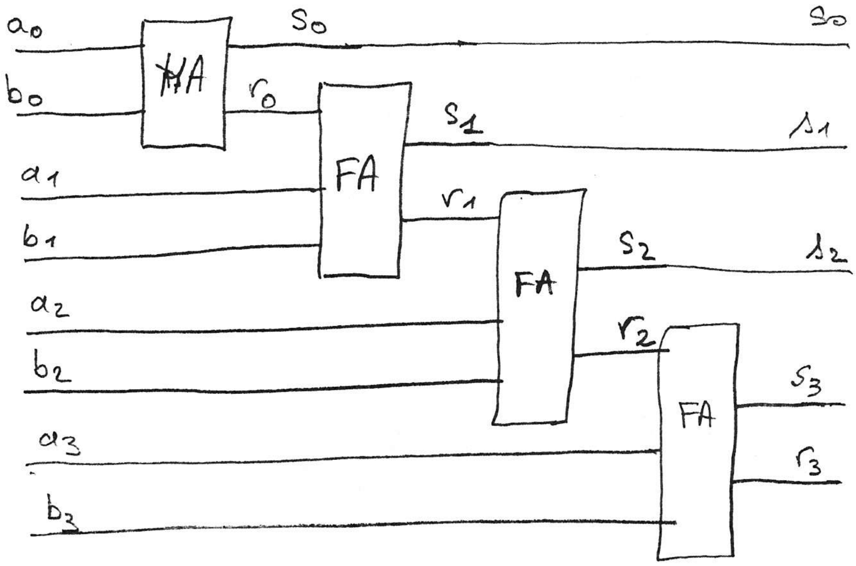
un "additionneur complet" s'obtient avec deux "demi-additionneurs" et une porte OU



Donc on peut aussi fabriquer ce circuit avec deux demi-additionneurs et une porte OR



C'est un <u>additionneur complet</u> (Full Adder)
Pour réaliser cette addition on pourra donc utiliser 1 demi additionneur et 5 additionneurs complets



etc etc...

Remarquer que les circuits sont chaînés
r_3 dépend de r_2 qui dépend de r_1 qui dépend de r_0 !

De tels circuits existent réellement, et sont également présents dans les microprocesseurs.

système "Fast Carry"

Notice : 4 bit binary full adder with fast carry
Exemple CD74HC283 ds google